



Universidade Federal de Santa Catarina
Centro Tecnológico
Departamento de Informática e Estatística
Programa de Pós-Graduação em Ciência da Computação



Plano de Ensino

1) Identificação

Disciplina: Circuitos Integrados Digitais

Carga horária: 4 horas semanais

Professores: José Luís Almada Güntzel e Djones Lettnin

2) Requisitos

INE 5406 – Sistemas Digitais ou EEL 7020 Sistemas Digitais ou disciplina de graduação com conteúdo equivalente.

3) Ementa

Modelagem simplificada de transistores NMOS e PMOS. O inversor CMOS: característica de transferência, atraso, consumo estático e dinâmico. Princípios básicos de processos de fabricação. Regras geométricas e elétricas de projeto. *Scaling*. Variabilidade em tecnologias submicrométricas. Lógica combinacional, flip-flops e registradores em CMOS. Estruturas regulares: ULA, PLA, ROM. Estilos *full-custom* e *semi-custom*, lógica programável pelo usuário. Leiaute. Níveis de abstração, metodologias de projeto e ferramentas de EDA (ferramentas de síntese e de verificação, simuladores, analisadores, extratores).

4) Objetivos

Geral:

Fornecer uma visão geral sobre os circuitos digitais implementados em tecnologia CMOS.

Específicos:

- Apresentar as etapas básicas da fabricação de circuitos integrados digitais e relacionar as características estruturais dos elementos resultantes com as principais figuras de mérito de projeto, tais como atraso, área, potência e energia;
- Analisar o comportamento do transistor CMOS do ponto de vista do projetista de circuitos integrados digitais;
- Familiarizar os estudantes com as principais alternativas de realização de circuitos combinacionais e sequenciais;
- Apresentar as estruturas básicas dos circuitos aritméticos e das memórias;
- Familiarizar os estudantes com o fluxo de projeto baseado em standard cells e com o uso de ferramentas de EDA comerciais.

5) Conteúdo Programático

- Introdução:
 - o estrutura e funcionamento simplificado do transistor MOS,
 - o transistor como chave, associações de transistores,
 - o noções de leiaute e portas lógicas CMOS estáticas,
 - o transmission gates, muxes, latches e flip-flops;
- Processo de fabricação CMOS. Regras de Desenho. Layout standard cells. evolução tecnológica;

- Os Meios de Conexão: resistência e circuitos elétricos resistivos, capacitância e circuitos elétricos RC;
- O Transistor MOS
- O inversor CMOS: comportamento estático e dinâmico;
- Circuitos combinacionais em CMOS;
- Circuitos sequenciais em CMOS;
- Blocos aritméticos;
- Memória e estruturas regulares;
- Representação de projeto, hierarquia e níveis de abstração. Fluxo de projeto com ferramentas EDA.

6) Metodologia

A metodologia de execução é constituída por aulas expositivas, por experimentos realizados com o uso de simulador do nível elétrico e pelo desenvolvimento de um projeto prático com uso de ferramenta de EDA comercial. Além disso, cada aluno escolherá um artigo científico recente relacionado a um dos tópicos do conteúdo, e fará uma apresentação na forma de um seminário individual.

7) Avaliação

A disciplina utiliza os seguintes instrumentos de avaliação:

- Duas provas sobre o conteúdo teórico (P1 e P2);
- Dois experimentos práticos de simulação no nível elétrico (L1 e L2);
- Projeto prático com uso de ferramenta de EDA (L3);
- Um seminário (S) sobre artigo científico recente relacionado ao conteúdo da disciplina.

A nota final (NF) será obtida da seguinte forma:

$$NF = [\max \{ (P1+P2), (P1+S), (P2+S) \} + (L1+L2+L3)/3] / 3$$

Os conceitos serão atribuídos de acordo com a nota final, conforme o Regulamento dos cursos de Pós-Graduação da UFSC.

8) Cronograma

Aula	Prof.	Assunto
1	Güntzel	Apresentação da disciplina. Introdução: estrutura e funcionamento simplificado do transistor MOS, transistor como chave, associações de transistores, noções de leiaute e portas lógicas CMOS estáticas. transmission gates, muxes, latches e flip-flops.
2	Güntzel	Processo de fabricação CMOS
3	Güntzel	Regras de Desenho. Layout standard cells. Evolução tecnológica.
4	Güntzel	Os Meios de Conexão: resistência e circuitos elétricos resistivos
5	Güntzel	Os Meios de Conexão: capacitância e circuitos elétricos RC
6	Güntzel	O Transistor MOS
7	Djones	Representação de projeto, hierarquia e níveis de abstração. Fluxo de projeto com ferramentas EDA.
-	-	Feriado: Paixão de Cristo
8	Güntzel	O Transistor MOS
9	Güntzel	O inversor CMOS

10	Güntzel	O inversor CMOS
11	Güntzel	O inversor CMOS
-		Feriado: Tiradentes
12	Güntzel	O inversor CMOS (simulação elétrica)
13	Güntzel	Primeira avaliação (P1)
-		Feriado: dia do Trabalhador
14	Djones	Uso de ferramentas de EDA 1 (aula prática)
15	Güntzel	Circuitos combinacionais em CMOS
16	Djones	Uso de ferramentas de EDA 2 (aula prática)
17	Güntzel	Circuitos combinacionais em CMOS
18	Güntzel	Circuitos combinacionais em CMOS
19	Güntzel	Circuitos combinacionais em CMOS
20	Djones	Uso de ferramentas de EDA 3 (aula prática)
21	Güntzel	Circuitos sequenciais em CMOS
22	Djones	Uso de ferramentas de EDA 4 (aula prática)
-		Dia não Letivo
23	Djones	Uso de ferramentas de EDA 5 (aula prática)
24	Güntzel	Circuitos sequenciais em CMOS
25	Djones	Uso de ferramentas de EDA 6 (aula prática)
26	Güntzel	Blocos aritméticos
27	Güntzel	Memória e estruturas regulares
28	Güntzel	Seminário
29	Güntzel	Segunda avaliação (P2)

9) Bibliografia

[1] Jan M. Rabaey, A. Chandrakasan, B. Nikolic, “Digital Integrated Circuits: a design perspective”, 2nd edition, Prentice Hall, USA, 2003.

[2] Neil Weste and David Harris, “CMOS VLSI Design: a system and circuit perspective”, 4th edition, Addison Wesley, 2011, USA.